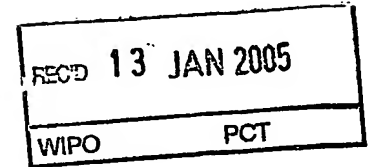


BEST AVAILABLE COPY

PCT/JP2004/016835

15.11.2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 1 月 2 0 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 9 0 5 5 4
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 9 0 5 5 4]

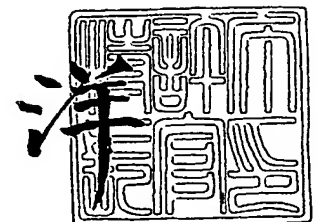
出 願 人 松 下 電 器 産 業 株 式 有 限 公 司
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 1 2 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特 2 0 0 4 - 3 1 1 7 2 2 1

【書類名】 特許願
【整理番号】 2926450215
【提出日】 平成15年11月20日
【あて先】 特許庁長官殿
【国際特許分類】 H01G 7/02
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 山岡 徹
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 小倉 洋
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 三由 裕一
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 佐々木 智幸
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100097445
 【弁理士】
 【氏名又は名称】 岩橋 文雄
【選任した代理人】
 【識別番号】 100103355
 【弁理士】
 【氏名又は名称】 坂口 智康
【選任した代理人】
 【識別番号】 100109667
 【弁理士】
 【氏名又は名称】 内藤 浩樹
【手数料の表示】
 【予納台帳番号】 011305
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9809938

【書類名】 特許請求の範囲**【請求項 1】**

帯電したシリコン酸化膜と、
前記シリコン酸化膜の上面及び下面に形成された絶縁膜とを備えている
ことを特徴とするエレクトレット。

【請求項 2】

前記絶縁膜は、耐湿性を有することを特徴とする請求項 1 記載のエレクトレット。

【請求項 3】

前記絶縁膜は、シリコン窒化膜であることを特徴とする請求項 1 記載のエレクトレット。

【請求項 4】

空孔が形成された第 1 電極と、
前記空孔と接続するエアギャップと、
シリコン酸化膜からなるエレクトレット膜が形成された第 2 電極とを備え、
前記エアギャップと前記エレクトレット膜は前記第 1 電極と前記第 2 電極の間に形成され、
前記エレクトレット膜は、前記シリコン酸化膜の上面及び下面に絶縁膜が形成されている
ことを特徴とするエレクトレットコンデンサーマイクロフォン。

【請求項 5】

前記絶縁膜は、耐湿性を有することを特徴とする請求項 4 記載のエレクトレットコンデンサーマイクロフォン。

【請求項 6】

前記絶縁膜は、シリコン窒化膜であることを特徴とする請求項 4 記載のエレクトレットコンデンサーマイクロフォン。

【請求項 7】

前記第 1 電極はアルミまたはアルミ合金であることを特徴とする請求項 4 記載のエレクトレットコンデンサーマイクロフォン。

【請求項 8】

前記第 2 電極は金または高融点金属であることを特徴とする請求項 4 記載のエレクトレットコンデンサーマイクロフォン。

【請求項 9】

シリコン基板の表面に第 1 のシリコン酸化膜を形成する工程 (a) と、
前記シリコン基板の裏面に第 2 のシリコン酸化膜を形成する工程 (b) と、
前記工程 (a) 及び前記工程 (b) の後に、前記第 1 のシリコン酸化膜上に第 1 のシリコン窒化膜を形成する工程 (c) と、
前記第 1 のシリコン窒化膜上に第 3 のシリコン酸化膜を形成する工程 (d) と、
前記第 3 のシリコン酸化膜上に第 2 のシリコン窒化膜を形成する工程 (e) と、
前記第 2 のシリコン酸化膜をパターニングする工程 (f) と、
パターニングされた前記第 2 のシリコン酸化膜をマスクにしてエレクトレット膜を形成する領域の前記シリコン基板をウェットエッチングにより除去して、前記第 1 のシリコン酸化膜を露出させる工程 (g) と、
前記第 1 のシリコン酸化膜及び前記第 2 のシリコン酸化膜をウェットエッチングにより除去する工程 (h) と、
前記第 3 のシリコン酸化膜を帯電させる工程 (i) とを備えることを特徴とするエレクトレットの形成方法。

【請求項 10】

前記工程 (c) において、シリコン基板の裏面に形成された前記第 2 のシリコン酸化膜上にも前記第 1 のシリコン窒化膜を形成し、
前記工程 (e) と前記工程 (f) の間において前記第 2 のシリコン酸化膜上に形成された前記第 1 のシリコン窒化膜を除去することを特徴とする請求項 9 記載のエレクトレットの形成方法。

【請求項 11】

前記工程 (c) において、シリコン基板の裏面に形成された前記第 2 のシリコン酸化膜上にも前記第 1 のシリコン窒化膜を形成し、
前記工程 (d) において、シリコン基板の裏面に形成された前記第 1 のシリコン窒化膜上にも前記第 3 のシリコン酸化膜を形成し、
前記工程 (e) において、シリコン基板の裏面に形成された前記第 3 のシリコン酸化膜上にも前記第 2 のシリコン窒化膜を形成し、
前記工程 (e) と前記工程 (f) の間において、シリコン基板の裏面に形成された前記第 1 のシリコン窒化膜、前記第 3 のシリコン酸化膜及び前記第 2 のシリコン窒化膜を除去することを特徴とする請求項 9 記載のエレクトレットの形成方法。

【請求項 12】

前記工程 (i) においてプラズマ放電またはコロナ放電により前記第 3 のシリコン酸化膜を帯電させることを特徴とする請求項 9 記載のエレクトレットの形成方法。

【請求項 13】

シリコン基板の表面に第 1 のシリコン酸化膜を形成する工程 (a) と、
前記シリコン基板の裏面に第 2 のシリコン酸化膜を形成する工程 (b) と、
前記工程 (a) 及び前記工程 (b) の後に、前記第 1 のシリコン酸化膜上に第 1 のシリコン窒化膜を形成する工程 (c) と、
前記第 1 のシリコン窒化膜上に第 3 のシリコン酸化膜を形成する工程 (d) と、
前記第 3 のシリコン酸化膜上に第 2 のシリコン窒化膜を形成する工程 (e) と、
前記シリコン基板の表面に形成された前記第 2 のシリコン窒化膜の上方にエアギャップを介して第 1 の電極を形成する工程 (f) と、
前記第 2 のシリコン酸化膜をパターンニングする工程 (g) と、
パターンニングされた前記第 2 のシリコン酸化膜をマスクにしてエレクトレット膜を形成する領域の前記シリコン基板をウェットエッチングにより除去して、前記第 1 のシリコン酸化膜を露出させる工程 (h) と、
前記第 1 のシリコン酸化膜及び前記第 2 のシリコン酸化膜をウェットエッチングにより除去する工程 (i) と、
前記第 3 のシリコン酸化膜を帯電させる工程 (j) と、
前記工程 (j) の後に、前記シリコン基板の裏面及び前記第 2 のシリコン窒化膜上に第 2 の電極を形成する工程 (k) を備えることを特徴とするエレクトレットコンデンサーマイクロフォンの形成方法。

【請求項 14】

前記工程 (c) において、シリコン基板の裏面に形成された前記第 2 のシリコン酸化膜上にも前記第 1 のシリコン窒化膜を形成し、
前記工程 (f) と前記工程 (g) の間において前記第 2 のシリコン酸化膜上に形成された前記第 1 のシリコン窒化膜を除去することを特徴とする請求項 13 記載のエレクトレットコンデンサーマイクロフォンの形成方法。

【請求項 15】

前記工程 (c) において、シリコン基板の裏面に形成された前記第 2 のシリコン酸化膜上にも前記第 1 のシリコン窒化膜を形成し、
前記工程 (d) において、シリコン基板の裏面に形成された前記第 1 のシリコン窒化膜上にも前記第 3 のシリコン酸化膜を形成し、
前記工程 (e) において、シリコン基板の裏面に形成された前記第 3 のシリコン酸化膜上にも前記第 2 のシリコン窒化膜を形成し、
前記工程 (f) と前記工程 (g) の間において、シリコン基板の裏面に形成された前記第 1 のシリコン窒化膜、前記第 3 のシリコン酸化膜及び前記第 2 のシリコン窒化膜を除去することを特徴とする請求項 13 記載のエレクトレットコンデンサーマイクロフォンの形成方法。

【請求項 16】

前記工程（j）においてプラズマ放電またはコロナ放電により前記第3のシリコン酸化膜を帯電させることを特徴とする請求項13記載のエレクトレットコンデンサーマイクロフォンの形成方法。

【書類名】明細書

【発明の名称】エレクトレットコンデンサーマイクロフォン及びその製造方法

【技術分野】

【0001】

本発明は振動膜を用いたエレクトレットコンデンサーマイクロフォンに関し、特にMEMS (Micro Electro Mechanical Systems) 技術を用いて作製するエレクトレットコンデンサーマイクロフォン及びその製造方法に関する。

【背景技術】

【0002】

従来、コンデンサーマイクロフォンなどの素子に応用される永久的電気分極を有する誘電体であるエレクトレット素子として、FEP材などの有機系の高分子重合体を使用されていたが、耐熱性に劣る為、基板実装する場合のリフロー用素子としての使用が困難であるという問題があった。

【0003】

近年、微細加工技術を利用したエレクトレットの薄膜化、小型化を達成するため、有機系の高分子重合体に代えて、特許文献1に示すようなシリコン酸化膜を用いたエレクトレットが提案されている。

【0004】

具体的には、基材表面にシリコン酸化膜を成膜し、成膜雰囲気から大気開放すること無く水分を含まない酸素を含有するガス雰囲気において、200℃～400℃で熱処理し、その後帯電処理を行うものである。

【特許文献1】特開2002-33241号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、エレクトレットは液体に触れると電荷が抜ける現象があり、たとえば、エレクトレット化したFEPにエタノールに浸すと、電荷は0にならないものの、大幅に電荷が減少する。本発明者の実験によれば、300Vに着電させたFEP（ステンレス基板上にFEPを12.5μm形成）を、エタノールに浸すと電荷は数Vとなった。この現象は、エタノールだけでなく他の有機溶剤や水でも同様に発生する現象である。また、材料的にもFEP特有のものではなく、シリコン酸化膜を含むエレクトレット材料全般に発生する現象である。

【0006】

本発明は、耐湿性に優れた構造を有するECMを提供することを目的とする。また、永久電荷を持つエレクトレットで構成したECMをMEMS技術により製作することにより、小型でチャージ供給回路が不要なECMを提供することを目的としている。

【課題を解決するための手段】

【0007】

前記従来の課題を解決するために、本発明のエレクトレットは、帯電したシリコン酸化膜と、シリコン酸化膜の上面及び下面に形成された絶縁膜とを備えているものである。

【0008】

本構成によれば、帯電したシリコン酸化膜の上面及び下面を絶縁膜により保護することができる。大気中の水分吸着等が顕著な材料であるシリコン酸化膜を露出させることなく、表面を絶縁膜で覆うことにより、帯電（エレクトレット化）しているシリコン酸化膜の帯電量の減少を抑制することができる。これにより、エレクトレットの経時的信頼性を向上させることができる。

【0009】

また、この絶縁膜は、耐湿性を有するものである。

【0010】

また、この絶縁膜は、シリコン窒化膜である。

【0011】

本発明のエレクトレットコンデンサーマイクロフォンは、空孔が形成された第1電極と、空孔と接続するエアギャップと、シリコン酸化膜からなるエレクトレット膜が形成された第2電極とを備え、エアギャップとエレクトレット膜は第1電極と第2電極の間に形成され、エレクトレット膜は、シリコン酸化膜の上面及び下面に絶縁膜が形成されているものである。

【0012】

また、絶縁膜は、耐湿性を有するものである。

【0013】

また、絶縁膜は、シリコン窒化膜であるものである。

【0014】

また、第1電極はアルミまたはアルミ合金であるものである。

【0015】

また、第2電極は金または高融点金属であるものである。

【0016】

本発明のエレクトレットの形成方法は、シリコン基板の表面に第1のシリコン酸化膜を形成する工程(a)と、シリコン基板の裏面に第2のシリコン酸化膜を形成する工程(b)と、工程(a)及び工程(b)の後に、第1のシリコン酸化膜上に第1のシリコン窒化膜を形成する工程(c)と、第1のシリコン窒化膜上に第3のシリコン酸化膜を形成する工程(d)と、第3のシリコン酸化膜上に第2のシリコン窒化膜を形成する工程(e)と、第2のシリコン酸化膜をパターンニングする工程(f)と、パターンニングされた第2のシリコン酸化膜をマスクにしてエレクトレット膜を形成する領域のシリコン基板をウェットエッチングにより除去して、第1のシリコン酸化膜を露出させる工程(g)と、第1のシリコン酸化膜及び第2のシリコン酸化膜をウェットエッチングにより除去する工程(h)と、第3のシリコン酸化膜を帯電させる工程(i)とを備えるものである。

【0017】

また、工程(c)において、シリコン基板の裏面に形成された第2のシリコン酸化膜上にも第1のシリコン窒化膜を形成し、工程(e)と工程(f)の間において第2のシリコン酸化膜上に形成された第1のシリコン窒化膜を除去するものである。

【0018】

また、工程(c)において、シリコン基板の裏面に形成された第2のシリコン酸化膜上にも第1のシリコン窒化膜を形成し、工程(d)において、シリコン基板の裏面に形成された第1のシリコン窒化膜上にも第3のシリコン酸化膜を形成し、工程(e)において、シリコン基板の裏面に形成された第3のシリコン酸化膜上にも第2のシリコン窒化膜を形成し、工程(e)と工程(f)の間において、シリコン基板の裏面に形成された第1のシリコン窒化膜、第3のシリコン酸化膜及び第2のシリコン窒化膜を除去するものである。

【0019】

また、工程(i)においてプラズマ放電またはコロナ放電により第3のシリコン酸化膜を帯電させるものである。

【0020】

本発明のエレクトレットコンデンサーマイクロフォンの形成方法は、シリコン基板の表面に第1のシリコン酸化膜を形成する工程(a)と、シリコン基板の裏面に第2のシリコン酸化膜を形成する工程(b)と、工程(a)及び工程(b)の後に、第1のシリコン酸化膜上に第1のシリコン窒化膜を形成する工程(c)と、第1のシリコン窒化膜上に第3のシリコン酸化膜を形成する工程(d)と、第3のシリコン酸化膜上に第2のシリコン窒化膜を形成する工程(e)と、シリコン基板の表面に形成された第2のシリコン窒化膜の上方にエアギャップを介して第1の電極を形成する工程(f)と、第2のシリコン酸化膜をパターンニングする工程(g)と、パターンニングされた第2のシリコン酸化膜をマスクにしてエレクトレット膜を形成する領域のシリコン基板をウェットエッチングにより除去して、第1のシリコン酸化膜を露出させる工程(h)と、第1のシリコン酸化膜及び第2の

シリコン酸化膜をウェットエッチングにより除去する工程 (i) と、第3のシリコン酸化膜を帯電させる工程 (j) と、工程 (j) の後に、シリコン基板の裏面及び第2のシリコン窒化膜上に第2の電極を形成する工程 (k) を備えるものである。

【0021】

また、工程 (c) において、シリコン基板の裏面に形成された第2のシリコン酸化膜上にも第1のシリコン窒化膜を形成し、工程 (f) と工程 (g) の間において第2のシリコン酸化膜上に形成された第1のシリコン窒化膜を除去するものである。

【0022】

また、工程 (c) において、シリコン基板の裏面に形成された第2のシリコン酸化膜上にも第1のシリコン窒化膜を形成し、工程 (d) において、シリコン基板の裏面に形成された第1のシリコン窒化膜上にも第3のシリコン酸化膜を形成し、工程 (e) において、シリコン基板の裏面に形成された第3のシリコン酸化膜上にも第2のシリコン窒化膜を形成し、工程 (f) と工程 (g) の間において、シリコン基板の裏面に形成された第1のシリコン窒化膜、第3のシリコン酸化膜及び第2のシリコン窒化膜を除去するものである。

【0023】

また、工程 (j) においてプラズマ放電またはコロナ放電により第3のシリコン酸化膜を帯電させるものである。

【発明の効果】

【0024】

以上のように、本発明によれば、信頼性の高い小型且つ高性能なマイクの実現が可能となる。さらに、それらを搭載した各種応用装置を広く社会に供給することが可能となる。

【発明を実施するための最良の形態】

【0025】

まず最初に、エレクトレットコンデンサーマイクロフォン (以下、ECM) について説明する。

【0026】

図13にECMの構成図を示す。図13 (a) はECMの上面図を、図13 (b) はECMの断面図を示している。図13 (a) において、プリント基板20上にマイク部17、コンデンサなどの表面実装部品 (以下、SMDと呼ぶ) 18、電界効果型トランジスタ (以下FETと呼ぶ) 19が搭載されている。また、図13 (b) において、ECMのケース21を示している。

【0027】

図14は、ECMの回路ブロック図である。ECMの内部回路22は、マイク部17、SMD18、FET19より構成されており、出力端子23及び出力端子24から、外部端子25および外部端子26へ信号を出力する構成となっている。実際の動作としては、端子27より2V程度の入力信号がなされ、端子28に数十mVの交流の信号出力がなされる。端子26と端子29は、ECM内部回路22の中のGND端子である出力端子24に接続される。

【0028】

ECMの動作原理を、図4、図13及び図14を用いて説明する。

【0029】

ここで、図4は、後で説明する第1の実施形態で形成したECMの断面図である。

【0030】

図4のアコースティックホール10を持つフレーム膜9には、HF系溶液に対して耐エッチング性を持つポリシリコン膜あるいはシリコン窒化膜を用いる。低抵抗のポリシリコン膜を用いるか、フレーム膜9上に導電膜11を設けることにより導通が取れる構造とし、図14中のGND端子24につながる構成としている。一方、図4において、半導体基板1及びシリコン窒化膜3の下層には導電膜16を設け、導電膜16と図14に示したFET19のゲートを電氣的に接続する構成としている。また半導体基板1にはHF系溶液に対して耐エッチング性を持ち耐湿性のある絶縁膜3及び5で覆われ、電荷を蓄えたエレ

クトレット膜 4 が配置されている。図 4 において、ECM が音圧を受けたとき、エレクトレット膜 4 とその上下に配置された絶縁膜 3、5 及び導電膜 16 が振動膜として作用する。

【0031】

半導体基板 1 の上面より音圧を受けると、振動膜は音圧に応じて機械的に振動する。図 4 においては、導電膜 11 と導電膜 16 を電極とする平行平板型のコンデンサ構造を構成しているが、振動膜 13 が振動すると電極間距離の変化によりコンデンサの容量 (C) が変化する。コンデンサに蓄えられる電荷 (Q) は一定であるため、導電膜 11 と導電膜 16 間の電圧 (V) に変化が生じる。この理由は、物理的に、以下の式 (1) の条件を満足する必要があるためである。

【0032】

$$Q = C \cdot V \quad \dots (1)$$

導電膜 16 は FET 19 のゲートと電氣的に接続しているので、FET 19 のゲート電位は、振動膜の振動により変化する。FET 19 のゲートの電位変化は外部出力端子 28 に電圧変化として出力されることとなる。

【0033】

ECM におけるコンデンサ構造の容量は、振動膜の振動により変化する容量成分と変化しない容量成分によって決定される。変化しない容量成分が外部環境により変化すると、ECM の性能劣化に大きく関わる。

【0034】

特に本発明で採用しているシリコン酸化膜は、大気中の水分吸着等が顕著な材料であるため、エレクトレット化しているシリコン酸化膜の露出は ECM の経時的信頼性を低下させてしまう。本実施の形態によれば、シリコン酸化膜 4 の上下に耐湿性のあるシリコン窒化膜 3、シリコン窒化膜 5 を設けているため、エレクトレット化しているシリコン酸化膜 4 の劣化を防ぎ、ECM の経時的信頼性を向上させることが可能となる。また、シリコン酸化膜 4 の上下に、HF 系溶液に対して耐エッチング性のあるシリコン窒化膜 3 及びシリコン窒化膜 5 を設けているため、永久電荷を持つエレクトレットで構成した ECM を MEMS 技術により製作することにより、チャージ供給回路が不要で小型高性能な ECM を実現することが可能になる。

【0035】

(第 1 の実施の形態)

本発明の第 1 の実施の形態について、図 1 ～ 図 4 を参照しながら説明する。

【0036】

図 1 ～ 図 4 は、本発明の ECM (エレクトレットコンデンサーマイクロフォン) の工程断面図を示したものである。

【0037】

まず図 1 に示すように、炉を用いた熱酸化法または減圧 CVD 法でシリコン基板 1 の表面に膜厚 300 ～ 1000 nm のシリコン酸化膜 2a を形成すると同時に、シリコン基板 1 の裏面にも膜厚 300 ～ 1000 nm のシリコン酸化膜 2b を形成する。そして、シリコン基板 1 の表面のシリコン酸化膜 2a 上にプラズマ CVD 法により膜厚 200 ～ 500 nm のシリコン窒化膜 3 を形成する。次に、シリコン窒化膜 3 の上にプラズマ CVD 法により膜厚 1000 ～ 2000 nm のシリコン酸化膜 4 を形成する。次に、シリコン酸化膜 4 の上にプラズマ CVD 法により膜厚 200 ～ 1000 nm のシリコン窒化膜 5 を形成する。

【0038】

次に、フォトリソグラフィとドライエッチにより、シリコン酸化膜 2a、シリコン窒化膜 3、シリコン酸化膜 4 及びシリコン窒化膜 5 にリークホール 6 を形成する。ここで、このリークホール 6 は、ECM のエアギャップ内の気圧を調整するためのものである。

【0039】

次に、CVD 法によりリークホールを埋め込むようにシリコン窒化膜 5 の上に膜厚 20

00~5000 nmのBPSG膜7を形成する。そして、フォトリソグラフィとドライエッチにより、フレームを形成するための溝8をシリコン窒化膜5に到達するようにBPSG膜7に形成する。

【0040】

次に、溝8を埋め込むようにBPSG膜7上に膜厚500~2000 nmのフレーム膜9を形成する。フレーム膜9の材料としては、HF系溶液に対して耐性を有するポリシリコン膜又はシリコン窒化膜を用いる。そして、フレーム膜9にフォトリソグラフィとドライエッチにより、音圧を伝えるためのアコースティックホール10を形成する。

【0041】

次に、フレーム膜9上にAl合金からなる膜厚200~500 nmの導電膜を成膜し、少なくともアコースティックホール10上の導電膜をフォトリソグラフィとドライエッチにより除去し、電極11を形成する。そして、BPSG膜7、フレーム膜9、電極11上に膜厚500~2000 nmのシリコン窒化膜から成る保護膜12を形成する。

【0042】

次に、図2に示すように、シリコン基板1の裏面に形成したシリコン酸化膜2bをフォトリソグラフィとドライエッチによりパターニングを行いシリコン酸化膜2bからなるマスクを形成する。

【0043】

そして、図3に示すように、このマスクを用いてシリコン基板1の裏面からKOHからなるエッチング液によりシリコン基板1をエッチングする。次に、BHF液に浸すことによりシリコン基板1の裏面のシリコン酸化膜2b及びシリコン基板1をエッチングして露出したシリコン酸化膜2aを除去する。

【0044】

次に、図4に示すように、フォトリソグラフィとドライエッチにより、ボンディングパッド14を形成するための領域上の保護膜12及びアコースティックホール10上の保護膜12を選択的に除去する。このとき、電極11は、ボンディングパッド14上を除いて保護膜12に覆われている。

【0045】

次に、HF系の液または蒸気により、BPSG膜7を選択的に除去することによりエアギャップ領域15を形成する。

【0046】

次に、シリコン基板1の裏面側からシリコン窒化膜3をコロナ放電またはプラズマ放電中にさらすことにより、シリコン酸化膜4に電荷を注入してエレクトレット化したシリコン酸化膜4を形成する。そして、膜厚200~1000 nmのAu膜からなる導電膜16をシリコン基板1、シリコン酸化膜2a、シリコン窒化膜3上に形成する。

【0047】

なお、本実施の形態では、フレーム膜9としてポリシリコン膜またはシリコン窒化膜を用いたが、不純物をドーピングした低抵抗ポリシリコン膜によりフレーム膜9を形成することができる。この場合、不純物をドーピングした低抵抗ポリシリコン膜からなるフレーム膜9は、電極としても機能するので、フレーム膜9上のボンディングパッド14部分だけに導電膜を形成すればよい。

【0048】

(第2の実施の形態)

本発明の第2の実施の形態について、図5~図8を参照しながら説明する。

【0049】

図5~図8は、本発明のECMの工程断面図を示したものである。

【0050】

まず図5に示すように、炉を用いた熱酸化法または減圧CVD法でシリコン基板1の表面に膜厚300~1000 nmのシリコン酸化膜2aを形成すると同時に、シリコン基板1の裏面にも膜厚300~1000 nmのシリコン酸化膜2bを形成する。そして、減圧

CVD法によりシリコン基板1の表面のシリコン酸化膜2a上に膜厚200~500nmのシリコン窒化膜3aを形成するとともに、シリコン基板1の裏面のシリコン酸化膜2b上に膜厚200~500nmのシリコン窒化膜3bを形成する。ここで、シリコン基板1の裏面のシリコン窒化膜3bは、工程中におけるシリコン酸化膜2bの膜へのダメージを防ぐ保護膜として機能する。

【0051】

次に、シリコン窒化膜3aの上にプラズマCVD法により膜厚1000~2000nmのシリコン酸化膜4を形成する。次に、シリコン酸化膜4の上にプラズマCVD法により膜厚200~1000nmのシリコン窒化膜5を形成する。

【0052】

次に、フォトリソグラフィーとドライエッチにより、シリコン酸化膜2a、シリコン窒化膜3a、シリコン酸化膜4及びシリコン窒化膜5にリークホール6を形成する。ここで、このリークホール6は、ECMのエアギャップ内の気圧を調整するためのものである。

【0053】

次に、CVD法によりリークホールを埋め込むようにシリコン窒化膜5の上に膜厚2000~5000nmのBPSG膜7を形成する。そして、フォトリソグラフィーとウェットエッチングにより、フレームを形成するための溝8をシリコン窒化膜5に到達するようにBPSG膜7に形成する。

【0054】

次に、溝8を埋め込むようにBPSG膜7上に膜厚500~2000nmのフレーム膜9を形成する。フレーム膜9の材料としては、HF系溶液に対して耐性を有するポリシリコン膜又はシリコン窒化膜を用いる。そして、フレーム膜9にフォトリソグラフィーとドライエッチにより、音圧を伝えるためのアコースティックホール10を形成する。

【0055】

次に、フレーム膜9上にAl合金からなる膜厚200~500nmの導電膜を成膜し、少なくともアコースティックホール10上の導電膜をフォトリソグラフィーとドライエッチにより除去し、電極11を形成する。そして、BPSG膜7、フレーム膜9、電極11上に膜厚500~2000nmのシリコン窒化膜から成る保護膜12を形成する。

【0056】

次に、図6に示すように、シリコン基板1の裏面に形成したシリコン窒化膜3bをドライエッチング又はウェットエッチングにより除去した後、シリコン酸化膜2bをフォトリソグラフィーとドライエッチによりパターンニングを行いシリコン酸化膜2bからなるマスクを形成する。

【0057】

そして、図7に示すように、このマスクを用いてシリコン基板1の裏面からKOHからなるエッチング液によりシリコン基板1をエッチングする。次に、BHF液に浸すことによりシリコン基板1の裏面のシリコン酸化膜2b及びシリコン基板1をエッチングして露出したシリコン酸化膜2aを除去する。

【0058】

次に、図8に示すように、フォトリソグラフィーとドライエッチにより、ボンディングパッド14を形成するための領域上の保護膜12及びアコースティックホール10上の保護膜12を選択的に除去する。このとき、電極11は、ボンディングパッド14上を除いて保護膜12に覆われている。

【0059】

次に、HF系の液または蒸気により、BPSG膜7を選択的に除去することによりエアギャップ領域15を形成する。

【0060】

次に、シリコン基板1の裏面側からシリコン窒化膜3aをコロナ放電またはプラズマ放電中にさらすことにより、シリコン酸化膜4に電荷を注入してエレクトレット化したシリコン酸化膜4を形成する。そして、膜厚200~1000nmのAu膜からなる導電膜1

6 をシリコン基板 1、シリコン酸化膜 2 a、シリコン窒化膜 3 a 上に形成する。

【0061】

なお、本実施の形態では、フレイム膜 9 としてポリシリコン膜またはシリコン窒化膜を用いたが、不純物をドーピングした低抵抗ポリシリコン膜によりフレイム膜 9 を形成することができる。この場合、不純物をドーピングした低抵抗ポリシリコン膜からなるフレイム膜 9 は、電極としても機能するので、フレイム膜 9 上のボンディングパッド 14 部分だけに導電膜を形成すればよい。

【0062】

(第 3 の実施の形態)

本発明の第 3 の実施の形態について、図 9 ～図 12 を参照しながら説明する。

【0063】

図 9 ～図 12 は、本発明の ECM の工程断面図を示したものである。

【0064】

まず図 9 に示すように、炉を用いた熱酸化法または減圧 CVD 法でシリコン基板 1 の表面に膜厚 300 ～ 1000 nm のシリコン酸化膜 2 a を形成すると同時に、シリコン基板 1 の裏面にも膜厚 300 ～ 1000 nm のシリコン酸化膜 2 b を形成する。そして、減圧 CVD 法によりシリコン基板 1 の表面のシリコン酸化膜 2 a 上に膜厚 200 ～ 500 nm のシリコン窒化膜 3 a を形成するとともに、シリコン基板 1 の裏面のシリコン酸化膜 2 b 上に膜厚 200 ～ 500 nm のシリコン窒化膜 3 b を形成する。さらに、減圧 CVD 法でシリコン窒化膜 3 a の上に膜厚 1000 ～ 2000 nm のシリコン酸化膜 4 a を形成するとともに、シリコン窒化膜 3 b の上に膜厚 1000 ～ 2000 nm のシリコン酸化膜 4 b を形成する。そして、減圧 CVD 法でシリコン酸化膜 4 a の上に膜厚 200 ～ 1000 nm のシリコン窒化膜 5 a を形成するとともに、シリコン酸化膜 4 b の上に膜厚 200 ～ 1000 nm のシリコン窒化膜 5 b を形成する。ここで、シリコン基板 1 の裏面のシリコン窒化膜 3 b、シリコン酸化膜 4 b 及びシリコン窒化膜 5 b は、工程中におけるシリコン酸化膜 2 b の膜へのダメージを防ぐ保護膜として機能する。

【0065】

次に、フォトリソグラフィとドライエッチにより、シリコン酸化膜 2 a、シリコン窒化膜 3 a、シリコン酸化膜 4 a 及びシリコン窒化膜 5 a にリークホール 6 を形成する。ここで、このリークホール 6 は、ECM のエアギャップ内の気圧を調整するためのものである。

【0066】

次に、CVD 法によりリークホールを埋め込むようにシリコン窒化膜 5 の上に膜厚 2000 ～ 5000 nm の BPSG 膜 7 を形成する。そして、フォトリソグラフィとウェットエッチングにより、フレイムを形成するための溝 8 をシリコン窒化膜 5 に到達するように BPSG 膜 7 に形成する。

【0067】

次に、溝 8 を埋め込むように BPSG 膜 7 上に膜厚 500 ～ 2000 nm のフレイム膜 9 を形成する。フレイム膜 9 の材料としては、HF 系溶液に対して耐性を有するポリシリコン膜又はシリコン窒化膜を用いる。そして、フレイム膜 9 にフォトリソグラフィとドライエッチにより、音圧を伝えるためのアコースティックホール 10 を形成する。

【0068】

次に、フレイム膜 9 上に Al 合金からなる膜厚 200 ～ 500 nm の導電膜を成膜し、少なくともアコースティックホール 10 上の導電膜をフォトリソグラフィとドライエッチにより除去し、電極 11 を形成する。そして、BPSG 膜 7、フレイム膜 9、電極 11 上に膜厚 500 ～ 2000 nm のシリコン窒化膜から成る保護膜 12 を形成する。

【0069】

次に、図 10 に示すように、シリコン基板 1 の裏面に形成したシリコン窒化膜 3 b、シリコン酸化膜 4 b 及びシリコン窒化膜 5 b をドライエッチング又はウェットエッチングにより除去した後、シリコン酸化膜 2 b をフォトリソグラフィとドライエッチによりパタ

ーニングを行いシリコン酸化膜 2 b からなるマスクを形成する。

【0070】

そして、図 11 に示すように、このマスクを用いてシリコン基板 1 の裏面から KOH からなるエッチング液によりシリコン基板 1 をエッチングする。次に、BHF 液に浸すことによりシリコン基板 1 の裏面のシリコン酸化膜 2 b 及びシリコン基板 1 をエッチングして露出したシリコン酸化膜 2 a を除去する。

【0071】

次に、図 12 に示すように、フォトリソグラフィーとドライエッチにより、ボンディングパッド 14 を形成するための領域上の保護膜 12 及びアコースティックホール 10 上の保護膜 12 を選択的に除去する。このとき、電極 11 は、ボンディングパッド 14 上を除いて保護膜 12 に覆われている。

【0072】

次に、HF 系の液または蒸気により、BPSG 膜 7 を選択的に除去することによりエアギャップ領域 15 を形成する。

【0073】

次に、シリコン基板 1 の裏面側からシリコン窒化膜 3 をコロナ放電またはプラズマ放電中にさらすことにより、シリコン酸化膜 4 に電荷を注入してエレクトレット化したシリコン酸化膜 4 を形成する。そして、膜厚 200～1000 nm の Au 膜からなる導電膜 16 をシリコン基板 1、シリコン酸化膜 2 a、シリコン窒化膜 3 a 上に形成する。

【0074】

なお、本実施の形態では、フレイム膜 9 としてポリシリコン膜またはシリコン窒化膜を用いたが、不純物をドーブした低抵抗ポリシリコン膜によりフレイム膜 9 を形成することができる。この場合、不純物をドーブした低抵抗ポリシリコン膜からなるフレイム膜 9 は、電極としても機能するので、フレイム膜 9 上のボンディングパッド 14 部分だけに導電膜を形成すればよい。

【0075】

以上のように第 1 から第 3 の実施形態の ECM におけるコンデンサ構造の容量は、振動膜の振動により変化する容量成分と変化しない容量成分によって決定される。変化しない容量成分が外部環境により変化すると、ECM の性能劣化に大きく関わる。

【0076】

特に本発明で採用しているシリコン酸化膜は、大気中の水分吸着等が顕著な材料であるため、エレクトレット化しているシリコン酸化膜の露出は ECM の経時的信頼性を低下させてしまう。本実施の形態によれば、シリコン酸化膜 4 または 4 a の上下に耐湿性のあるシリコン窒化膜 3 または 3 a、シリコン窒化膜 5 または 5 a を設けているため、エレクトレット化しているシリコン酸化膜 4 または 4 a の劣化を防ぎ、ECM の経時的信頼性を向上させることが可能となる。また、シリコン酸化膜 4 または 4 a の上下に、HF 系溶液に対して耐エッチング性のあるシリコン窒化膜 3 または 3 a 及びシリコン窒化膜 5 または 5 a を設けているため、永久電荷を持つエレクトレットで構成した ECM を MEMS 技術により製作することにより、チャージ供給回路が不要で小型高性能な ECM を実現することが可能になる。

【産業上の利用可能性】

【0077】

本発明は、耐熱性と耐湿性を持ち、信頼性に優れた高性能で小型の ECM の実現に有用である。

【図面の簡単な説明】

【0078】

【図 1】本発明の第 1 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 2】本発明の第 1 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 3】本発明の第 1 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 4】本発明の第 1 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 5】本発明の第 2 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 6】本発明の第 2 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 7】本発明の第 2 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 8】本発明の第 2 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 9】本発明の第 3 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 10】本発明の第 3 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 11】本発明の第 3 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 12】本発明の第 3 の実施形態におけるエレクトレットコンデンサーマイクロフォンの工程断面図

【図 13】エレクトレットコンデンサーマイクロフォンユニットの構成図

【図 14】エレクトレットコンデンサーマイクロフォンユニットの回路図

【符号の説明】

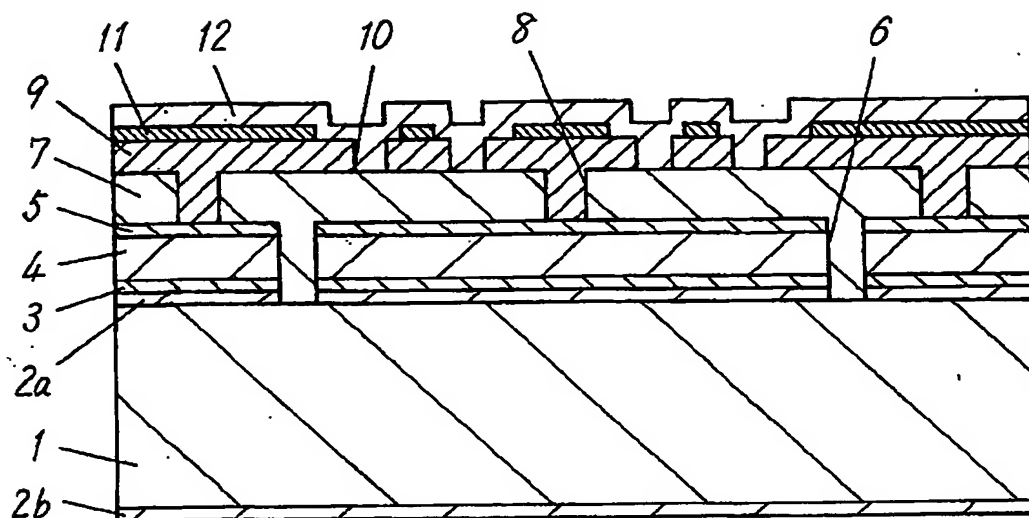
【0079】

- 1 半導体基板
- 2 a、2 b シリコン酸化膜
- 3、3 a、3 b シリコン窒化膜
- 4、4 a、4 b シリコン酸化膜（エレクトレット膜）
- 5、5 a、5 b シリコン窒化膜
- 6 リークホール
- 7 BPSG膜
- 8 溝
- 9 フレーム膜
- 10 アコースティックホール
- 11 電極
- 12 保護膜
- 13 振動膜
- 14 ボンディングパッド
- 15 エアギャップ領域
- 16 導電膜
- 17 マイク部
- 18 表面実装部品
- 19 電界効果型トランジスタ
- 20 プリント基板
- 21 ECMのケース
- 22 ECMの内部回路
- 23 出力端子
- 24 出力端子
- 25 外部端子
- 26 外部端子

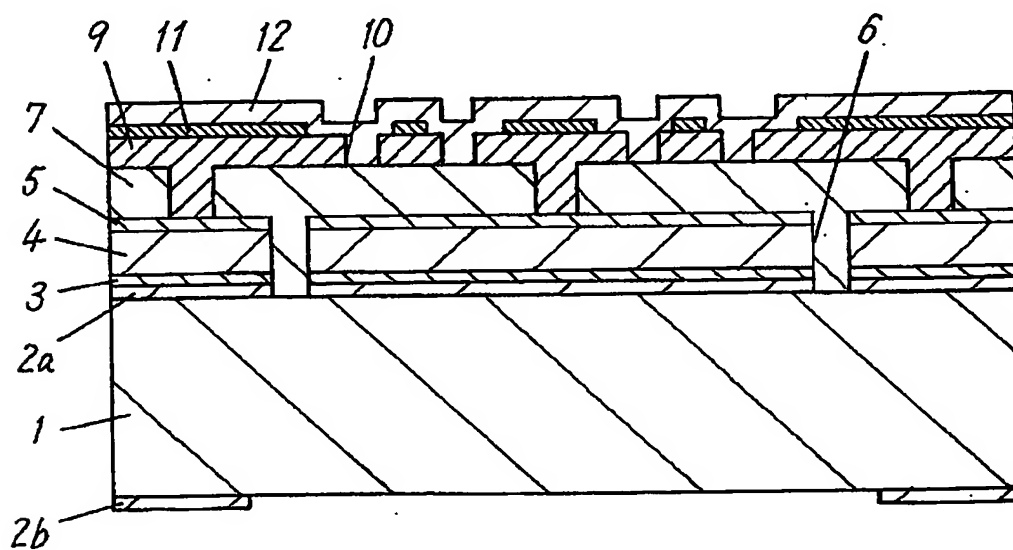
- 2 7 外部入力端子
- 2 8 外部出力端子
- 2 9 外部端子

【書類名】 図面

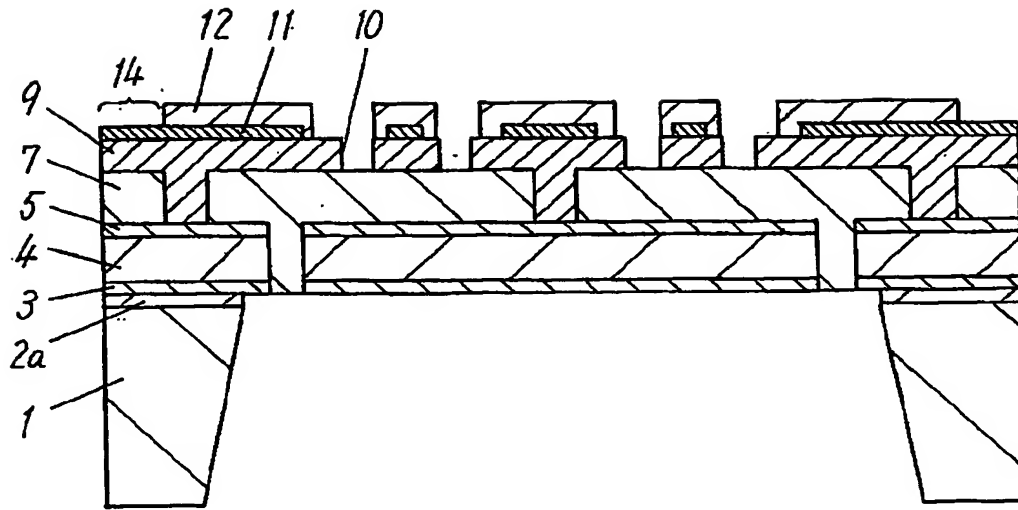
【図 1】



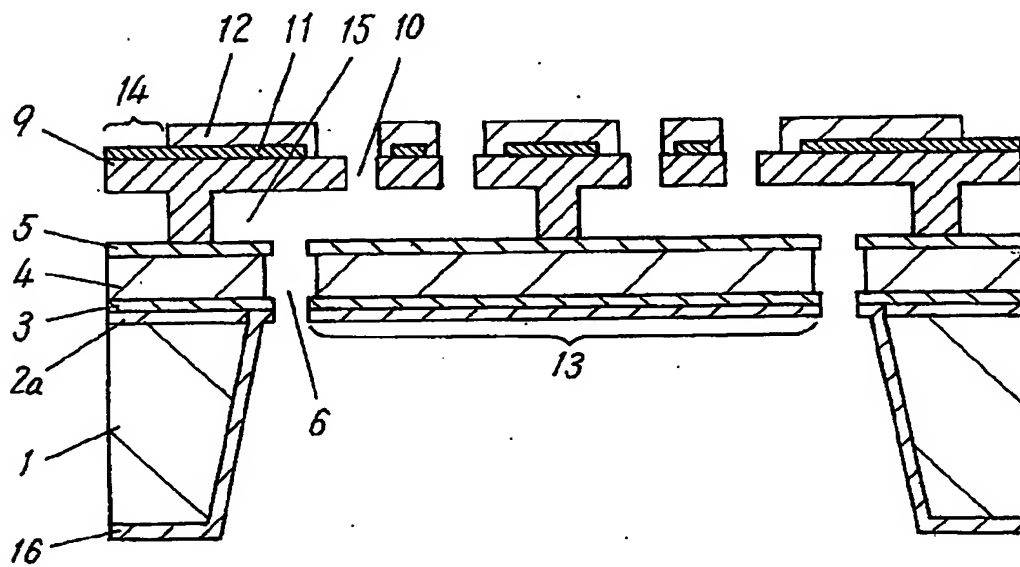
【図 2】



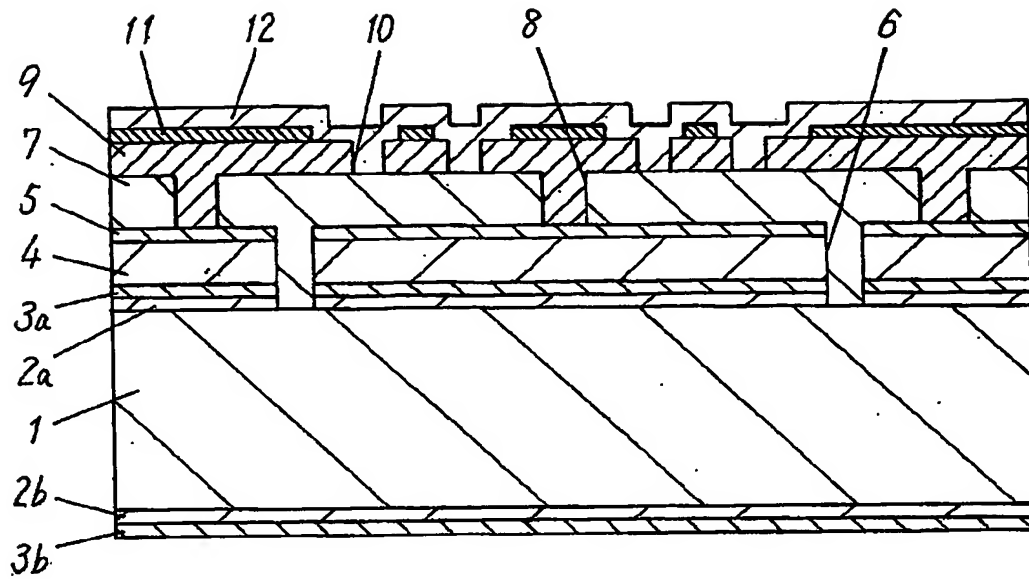
【図 3】



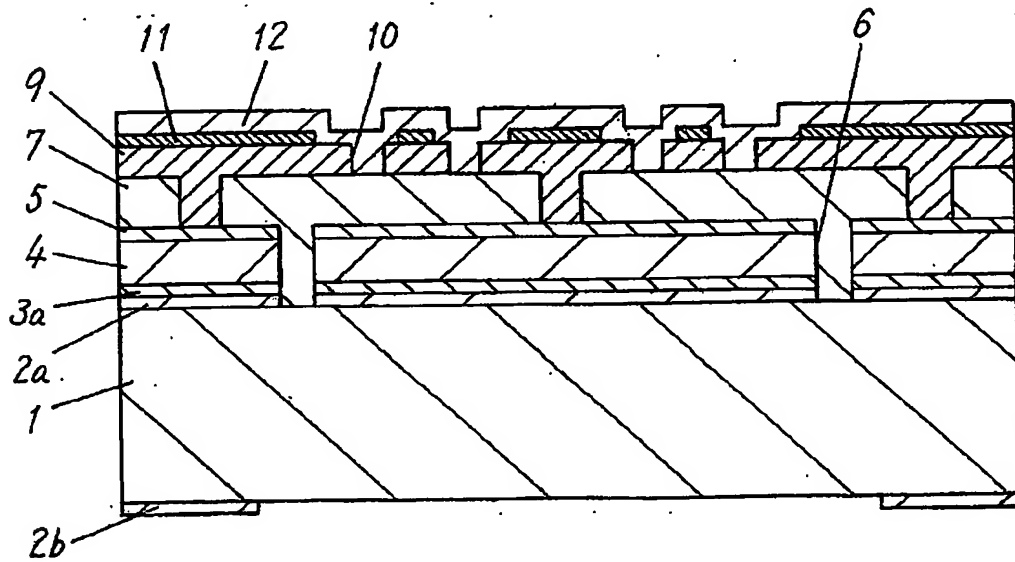
【図 4】



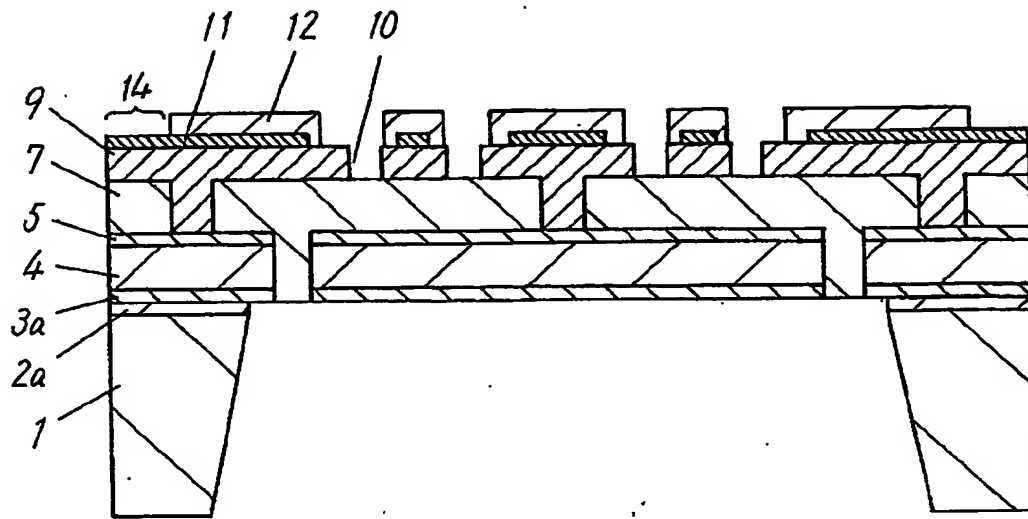
【図 5】



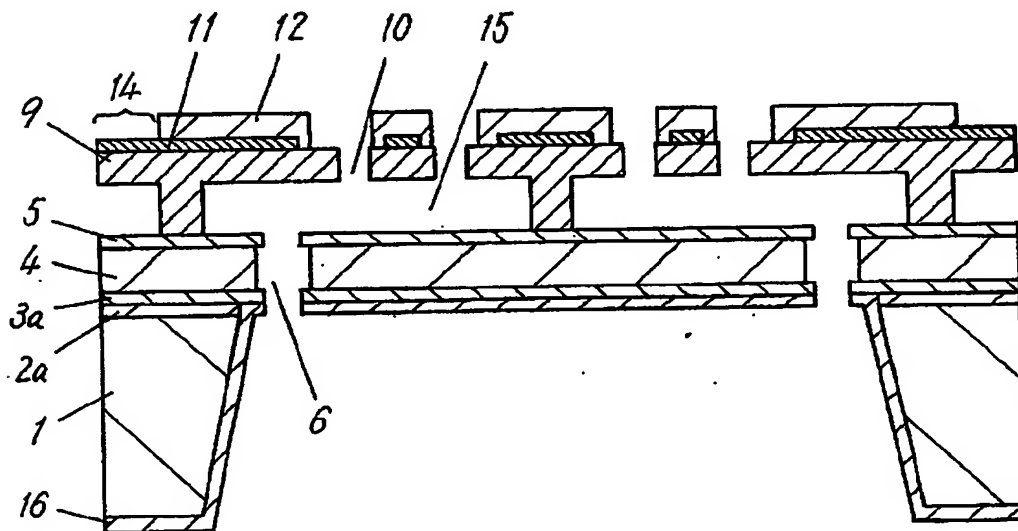
【図 6】



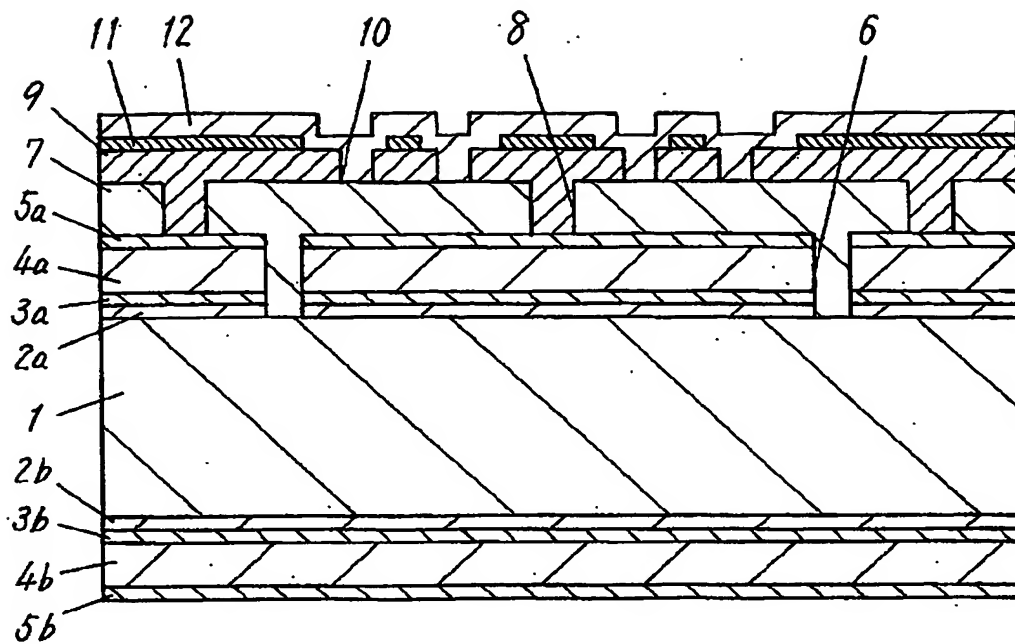
【図 7】



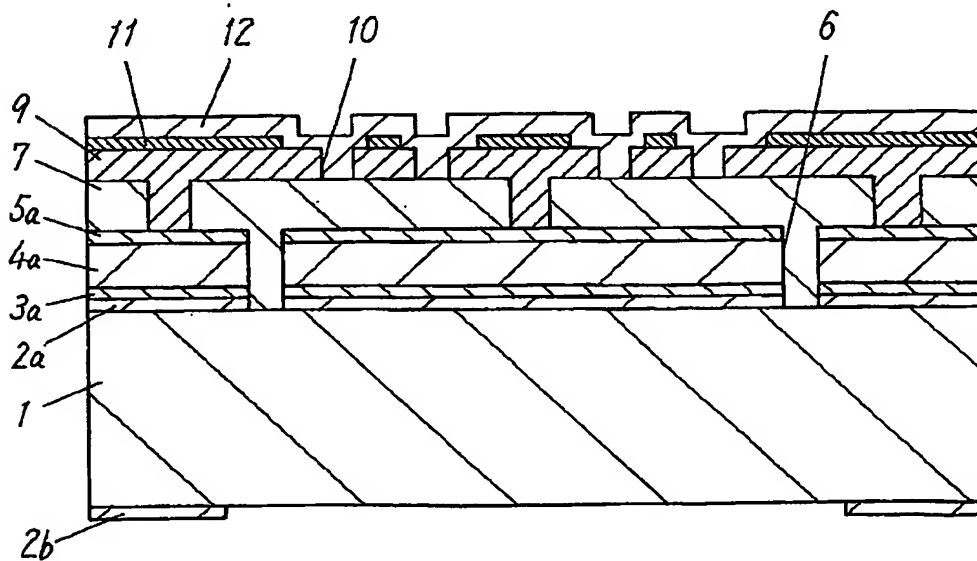
【図 8】



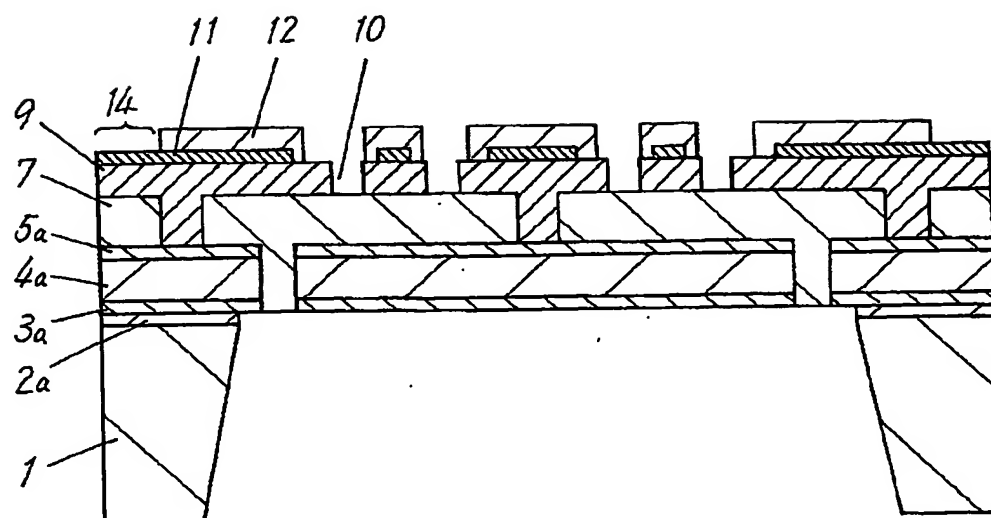
【図 9】



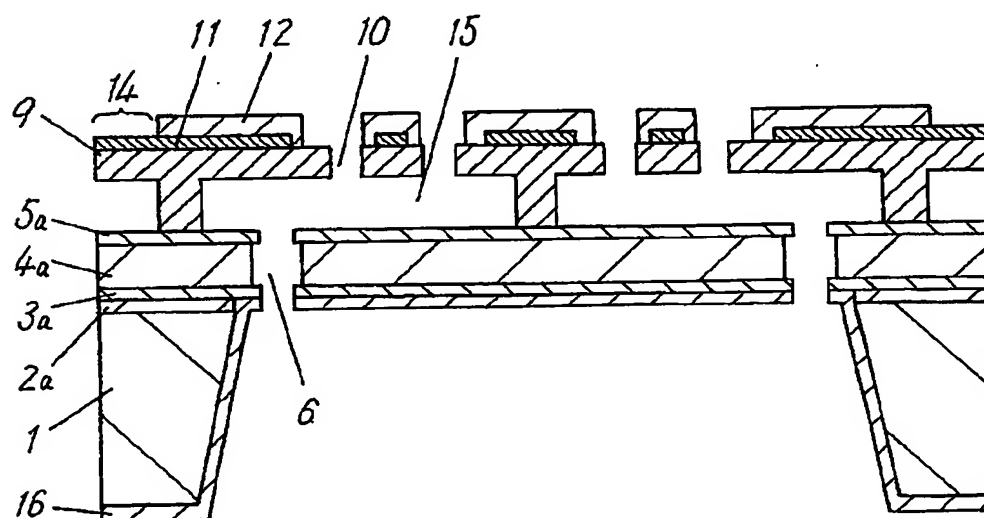
【図 10】



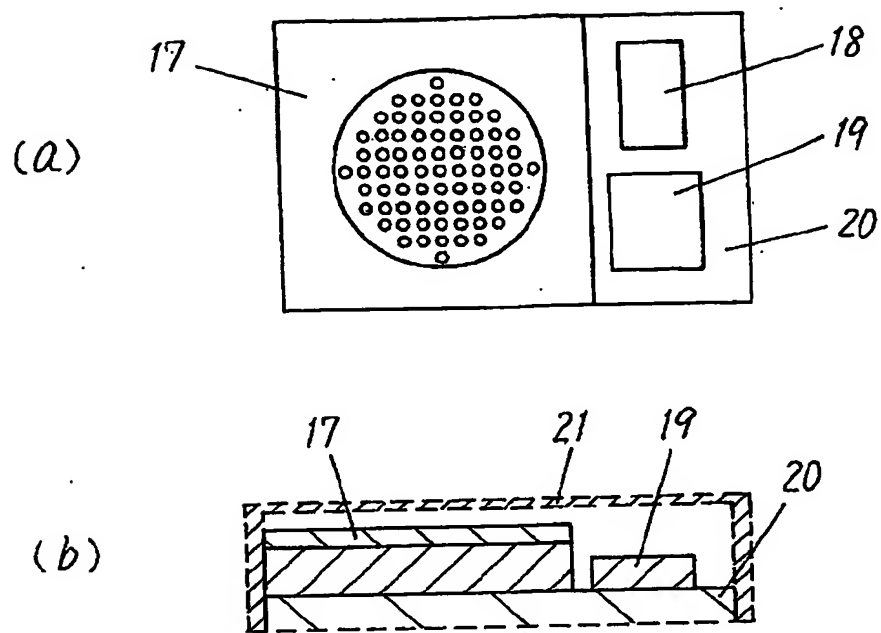
【図 1.1】



【図 1.2】



【图 13】



【書類名】要約書

【要約】

【課題】耐湿性に優れ、小型、高信頼性、高性能なシリコン酸化膜をエレクトレットとするエレクトレットコンデンサーマイクロフォンを提供する。

【解決手段】シリコン酸化膜（エレクトレット膜）の上面と下面に、HF系溶液に対して耐エッチング性を持ち、耐湿性のある絶縁膜を形成した多層膜のエレクトレットを電極間に配置する構造をシリコン基板上に形成する。これにより、大気中の水分吸着等が顕著な材料であるシリコン酸化膜を露出させることなく、帯電（エレクトレット化）しているシリコン酸化膜の帯電量の減少を抑制することができる。これにより、エレクトレットの経時的信頼性を向上させることができる。

【選択図】図 4

特願 2 0 0 3 - 3 9 0 5 5 4

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日	1 9 9 0 年 8 月 2 8 日
[変更理由]	新規登録
住 所	大阪府門真市大字門真 1 0 0 6 番地
氏 名	松下電器産業株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☒ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☒ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.